



#4
1-7-02
13

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Tsujimura et al.

Docket No.: JP920000112US1

Serial No.: 09/ 681, 643

Group Art Unit: 2879

Filed: May 15, 2001

Examiner:

For: Method And Apparatus For Manufacturing Active Matrix Device Including Top Gate Type TFT

Assistant Commissioner for Patents
Washington, D.C. 20531

SUBMISSION OF PRIORITY DOCUMENT

Sir:

Enclosed herewith is a certified copy of Japanese Application No. 2000-156007
filed May 26, 2000, in support of applicant's claim to priority under 35 U.S.C. 119.

Respectfully submitted,

Derek S. Jennings
Reg. Patent Agent/Engineer
Reg. No.: 41,473
Tel. No.: (914) 945-2144

IBM CORPORATION
Intellectual Property Law Dept.
P. O. Box 218
Yorktown Heights, N.Y. 10598

BEST AVAILABLE COPY



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2 0 0 0 年 5 月 2 6 日

出 願 番 号
Application Number:

特願 2 0 0 0 - 1 5 6 0 0 7

出 願 人
Applicant (s):

インターナショナル・ビジネス・マシーンズ・コーポレーション

2 0 0 0 年 8 月 1 1 日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造

出証番号 出証特 2 0 0 0 - 3 0 6 4 0 4 7

【書類名】 特許願

【整理番号】 JP9000112

【提出日】 平成12年 5月26日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/205

【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内

【氏名】 辻村 隆俊

【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内

【氏名】 徳弘 修

【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内

【氏名】 師岡 光雄

【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内

【氏名】 宮本 隆志

【特許出願人】

【識別番号】 390009531

【氏名又は名称】 インターナショナル・ビジネス・マシーンズ・コーポレーション

【代理人】

【識別番号】 100086243

【弁理士】

【氏名又は名称】 坂口 博

【復代理人】

【識別番号】 100110607

【弁理士】

【氏名又は名称】 間山 進也

【選任した代理人】

【識別番号】 100091568

【弁理士】

【氏名又は名称】 市位 嘉宏

【選任した代理人】

【識別番号】 100106699

【弁理士】

【氏名又は名称】 渡部 弘道

【選任した復代理人】

【識別番号】 100112520

【弁理士】

【氏名又は名称】 林 茂則

【選任した復代理人】

【識別番号】 100098121

【弁理士】

【氏名又は名称】 間山 世津子

【手数料の表示】

【予納台帳番号】 062651

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9706050

【包括委任状番号】 9704733

【包括委任状番号】 0004480

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 トップゲート型 T F T を含むアクティブマトリックスデバイスの製造方法および製造装置

【特許請求の範囲】

【請求項 1】 トップゲート型 T F T を含むアクティブマトリックスデバイスの製造方法であって、該トップゲート型 T F T が、

C V D 用処理室の内壁に酸化物被膜を形成する工程と、

ソース電極およびドレイン電極を形成した基板を前記処理室内に配置する工程と、

前記ソース電極および前記ドレイン電極に P ドーピングする工程と、

前記処理室内で a - S i 層と、ゲート絶縁膜とを成膜する工程とを含んで形成される、トップゲート型 T F T を含むアクティブマトリックスデバイスの製造方法。

【請求項 2】 前記 a - S i 層と、ゲート絶縁膜の成膜の後、前記内壁から前記酸化物被膜を除去する工程を含む請求項 1 に記載のアクティブマトリックスデバイスの製造方法。

【請求項 3】 前記酸化物被膜は $S i O_x$ を含む、請求項 1 または 2 に記載のアクティブマトリックスデバイスの製造方法。

【請求項 4】 前記アクティブマトリックスデバイスが液晶ディスプレイである、請求項 1 ～ 3 のいずれか 1 項に記載のアクティブマトリックスデバイスの製造方法。

【請求項 5】 前記アクティブマトリックスデバイスがエレクトロルミネッセンスディスプレイである、請求項 1 ～ 3 のいずれか 1 項に記載のアクティブマトリックスデバイスの製造方法。

【請求項 6】 トップゲート型 T F T を製造するための C V D 用処理室を含んでなるトップゲート型 T F T を含むアクティブマトリックスデバイスの製造装置であって、該トップゲート型 T F T を形成するための前記処理室の内壁には除去可能な酸化物被膜が形成され、P のドーピングと、a - S i 層の成膜と、ゲート絶縁膜の成膜とを前記処理室内で行う、トップゲート型 T F T を含むアクティブ

マトリックスデバイスの製造装置。

【請求項 7】 前記酸化物被膜は、 SiO_x を含む、請求項 6 に記載の製造装置。

【請求項 8】 前記アクティブマトリックスデバイスが液晶ディスプレイである、請求項 6 または 7 に記載の製造装置。

【請求項 9】 前記アクティブマトリックスデバイスがエレクトロルミネッセンスディスプレイである、請求項 6 または 7 に記載の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、TFT を含むアクティブマトリックスデバイスの製造方法および製造装置に関し、より詳細にはトップゲート型 TFT を含んで構成されるアクティブマトリックスデバイスの効率的な製造を可能とする、製造方法および製造装置に関する。

【0002】

【従来の技術】

トップゲート型 TFT は、アクティブマトリックス構造を含むデバイス（以下、アクティブマトリックスデバイスという。）において、従来のボトムゲート TFT よりも少ない工程数で製造することができることから、TFT の製造コスト、ひいてはアクティブマトリックスデバイスの製造コストを低減させることを可能とするので、多用されている薄膜トランジスタ構造である。このようなアクティブマトリックス構造を用いるデバイスとしては、液晶ディスプレイや、酸化物または有機材料を用いるエレクトロルミネッセンスディスプレイ（ELディスプレイ）を挙げることができる。

【0003】

従来のトップゲート型 TFT の製造においては、コンタクト層を形成するために、通常、ホスフィン（ PH_3 ）を用い、P のドーピングが行われる。このプロセスにおいてはソース電極およびドレイン電極の表面を、 PH_3 を含む気体から発生させたプラズマにより叩くことで、ソース電極およびドレイン電極に対して

Pをドーピングするものである。このPドーピングされた領域は、Pドーピングの後に行われるa-Si層の成膜の際に掘り起こされて、その領域がn+層を形成する。

【0004】

Pドーピングを行う際には、上述したように PH_3 を用い、プラズマを形成することによりPを含む化学種を発生させるため、各処理を行う処理室、多くの場合には真空容器の内壁にPを含む化学種が残留することになる。このように処理室の内壁に残留したPを含む化学種は、Pドーピングの後に行われるa-Si層や、ゲート絶縁膜として用いられる SiN_x の成膜時に、a-Si層やゲート絶縁膜内に取り込まれることとなり、TFTのオフ電流を悪化させてしまう。

【0005】

このようなPドーピング工程の影響を排除するため、従来のトップゲート型TFTの製造においては、通常枚葉式のCVD装置を用い、Pドーピングと、a-Si層やゲート絶縁膜の成膜とを、複数の異なった処理室を用いて行い、Pドーピングされた基板をこれらの処理室の間で真空搬送する方法を採用する製造方法が一般に行われている。

【0006】

【発明が解決しようとする課題】

しかしながら、上述したように複数の処理室を用いてトップゲート型TFTを製造すると、処理室間の真空搬送時にソース電極、ドレイン電極の双方の表面に処理室の内壁から放出される、いわゆる脱ガス成分が、a-Si層およびゲート絶縁膜に付着して、TFTの特性を劣化させるという問題がある。

【0007】

また、Pドーピングとa-Si層やゲート絶縁膜の成膜とを、異なる複数の処理室、例えば2つの処理室を用いて行うことにより、上述した不都合を生じさせることなく、トップゲート型TFTの製造を行うことが可能となる。しかしながら、このように2つの処理室を用いることにより、TFTのスループットが低下して、生産性を著しく低下させ、ひいてはトップゲート型TFTを含むアクティブマトリックスデバイスの製造コストを引き上げてしまうという不都合もある。

【0008】

上記の問題点に鑑み、これまで、TFTの特性に悪影響を与えることなく、さらには生産性を向上することができ、トップゲート型TFTを含むアクティブマトリックスデバイスの製造コストを低減することを可能とする、製造方法および製造装置が必要とされている。

【0009】

【課題を解決するための手段】

本発明は、上記課題に鑑みてなされたものであり、本発明の請求項1の発明によれば、トップゲート型TFTを含むアクティブマトリックスデバイスの製造方法であって、該トップゲート型TFTが、CVD用処理室内の内壁に酸化物被膜を形成する工程と、ソース電極およびドレイン電極を形成した基板を前記処理室内に配置する工程と、前記ソース電極および前記ドレイン電極にPドーピングする工程と、前記処理室内でa-Si層と、ゲート絶縁膜とを成膜する工程とを含んで形成される、トップゲート型TFTを含むアクティブマトリックスデバイスの製造方法が提供される。本発明においては、前記a-Si層と、ゲート絶縁膜の成膜の後、前記内壁から前記酸化物被膜を除去する工程を含んでもよい。本発明においては、前記酸化物被膜は SiO_x を含むことが好ましい。本発明においては、前記アクティブマトリックスデバイスが液晶ディスプレイとされていることが好ましい。本発明においては、前記アクティブマトリックスデバイスがエレクトロルミネッセンスディスプレイとされていることが好ましい。

【0010】

また、本発明の請求項6の発明によれば、トップゲート型TFTを製造するためのCVD用処理室を含んでなるトップゲート型TFTを含むアクティブマトリックスデバイスの製造装置であって、該トップゲート型TFTを形成するための前記処理室内の内壁には除去可能な酸化物被膜が形成され、Pのドーピングと、a-Si層の成膜と、ゲート絶縁膜の成膜とを前記処理室内で行う、トップゲート型TFTを含むアクティブマトリックスデバイスの製造装置が提供される。本発明においては、前記酸化物被膜は、 SiO_x を含むことが好ましい。本発明においては、前記アクティブマトリックスデバイスが液晶ディスプレイとされている

ことが好ましい。本発明においては、前記アクティブマトリクスデバイスがエレクトロルミネッセンスディスプレイとされていることが好ましい。

【0011】

【発明の実施の形態】

以下本発明を、アクティブマトリクスデバイスを液晶ディスプレイとして適用する場合につき、図面をもって詳細に説明する。図面に示した本発明の実施例は、本発明を例示するためのものであり、本発明は実施例に限定されるものではない。

【0012】

図1は、本発明の製造方法により製造される液晶ディスプレイに適用されるアクティブマトリクスデバイスに含まれるa-Siを用いるトップゲート型TF-T構造の断面を示した概略図である。図1に示されるように、本発明において製造されるトップゲート型TF-Tには、ガラス基板1上にガラス基板1側からの入射光を阻止するための遮光層2が設けられており、ガラス基板1および遮光層2を被覆するように絶縁膜3が設けられている。この絶縁膜3のガラス基板1に対向する側の面には、それぞれドレイン電極4と、ソース電極5とが形成されている。さらに図1に示したトップゲート型TF-Tにおいては、ドレイン電極4と、ソース電極5とを被覆するようにしてa-Si層6が成膜され、さらに例えばSiN_xを堆積させることにより成膜されるゲート絶縁膜7がa-Si層6の上層として形成されている。このゲート絶縁膜7の上側には、ゲート電極8が設けられていて、オン・オフ動作を可能とするデバイス構成とされている。本発明においては、上述した各構成要素を形成させるためには、これまで知られているいかなる材料、構成を用いることができる。また、本発明をエレクトロルミネッセンスディスプレイに適用する場合には、上述した構成要素のうち、ガラス基板1に代えていかなる絶縁性の基板であっても用いることができ、不透明な絶縁性の基板を用いる場合には、上述した遮光層2は用いる必要はない。

【0013】

図2には、図1に示したトップゲート型TF-Tを製造するための本発明において用いられる製造工程のフローチャートを示す。本発明において用いるトップゲ

ート型 T F T の製造工程は、ステップ 2 0 1 において遮光層 2 を設けたガラス基板 1 上に絶縁膜 3 を成膜する。さらにステップ 2 0 2 において、ドレイン電極 4 と、ソース電極 5 とを形成した後、ステップ 2 0 3 において処理室の内壁に酸化物被膜を形成する。ついでステップ 2 0 4 において PH_3 といった P 供給源を用いてプラズマを形成して、ドレイン電極 4 と、ソース電極 5 とに対して P をドーピングする。このように P ドーピングを行うことにより、この工程の後に行われる a - S i の堆積の際にドレイン電極 4 と、ソース電極 5 とに含有される P から、n + 層が形成され、コンタクト層を形成する。

【 0 0 1 4 】

上述したドーピング工程の後、本発明において製造されるトップゲート型 T F T には、ステップ 2 0 5 において a - S i 層 6 が成膜され、さらにこれらの構造の上にステップ 2 0 6 において SiN_x を成膜することにより、ゲート絶縁膜 7 を形成する。その後、必要に応じてステップ 2 0 7 に示すように酸化物被膜の除去を行うが、この酸化物被膜の除去工程の詳細については後述する。さらに、トップゲート型 T F T には、その後ステップ 2 0 8 においてゲート電極 8 が形成される。本発明の製造工程は、図 2 に示したステップ 2 0 4 と、ステップ 2 0 5 と、ステップ 2 0 6 とを同一の処理室内で行うことを可能とするものである。

【 0 0 1 5 】

上述した酸化物被膜は、P を含有する化学種が後の工程に対して悪影響を与えない程度にしか P を含有する化学種を付着させないので、トップゲート型 T F T 構造を形成させた後、酸化物被膜を残しておいたまま、図 2 のプロセス I に示すように、ステップ 2 0 4 に戻って次のトップゲート型 T F T 構造を形成することが可能である。また、本発明においては図 2 のプロセス I I に示すように所定の回数だけトップゲート型 T F T の製造を行った後、酸化物被膜を除去することなくステップ 2 0 3 へと戻って新たな酸化物被膜を、すでに形成されている酸化物被膜を被覆するようにして成膜し、さらにトップゲート型 T F T の製造を行うこともできる。

【 0 0 1 6 】

さらに、本発明においては図 2 のプロセス I I I で示すように、所定の回数だ

けトップゲート型TFT構造の製造を行った後、製造されるトップゲート型TFTの特性に応じて酸化物被膜を除去することもできる。このような酸化物被膜の除去は、酸化物として SiO_x を用いる場合には、 SF_6 、 NF_3 といった化合物と反応させて行うことができる。また、これ以外の酸化物被膜を用いる場合には、従来知られている例えばドライエッチング方法に用いられる方法を使用して除去することも可能である。酸化物被膜を除去した後は、図2に示すように、ステップ203の酸化物被膜の形成へと戻って、処理室の内壁に酸化物被膜を形成するステップ203から、本発明の製造方法を再度繰返すこともできる。

【0017】

本発明の製造方法におけるトップゲート形TFTの製造においては、上述したようにPドーピングの後に、a-Si層6とゲート絶縁膜7とを、CVDといった方法により成膜する必要が生じる。本発明では、処理室の内壁を酸化物被膜でシーズニングすることにより、上述のようにPを含有する化学種が処理室の内壁に付着しないようにすることで、上述した製造プロセスにおいて、複数の処理室を用いる必要をなくし、トップゲート型TFTを含むアクティブマトリックスデバイスの特性を向上させると共に、生産効率を向上させることを可能とする。

【0018】

上述したようなドーピングを行う際のPを含有する化学種の付着としては、処理室の内壁表面へのPを含有する化学種の吸着およびその後の拡散などを挙げることができる。このためドーピングにより発生するPを含有する化学種を吸着しない、または吸着し難い被膜で処理室内壁をシーズニングすることにより効果的にPを含有する化学種の付着を防止することが可能となる。本発明におけるPを含有する化学種とは、 PH_3 自体を含み、 PH_3 を用いたプラズマ中で発生するいかなる化学種をも含むものをいう。

【0019】

本発明においては、上述したシーズニングのために用いることができる被膜として、酸化物被膜が特に好適であることが見出された。このような酸化物被膜としては種々のものを挙げることができ、例えば SiO_x 、 Al_2O_3 、 TiO_2 、 $\text{Al}_2(\text{Si}_2\text{O}_5)(\text{OH})_4$ 、 MgAl_2O_4 、 TaO_x 、 ZrO_x 等、

CVDといった成膜方法により形成することができる酸化物被膜を挙げることができる。

【0020】

本発明において特に好ましい酸化物被膜としては、具体的には SiO_x を含む被膜を挙げることができる。このような SiO_x を含む被膜は、種々の方法により製造することができ、例えば、 Si 原子を供給するための化合物と、酸素を供給するための化合物とを混合して、プラズマCVD、熱CVDといった適切な成膜方法を用いて形成することができる。

【0021】

Si 原子を供給するための化合物としては、例えば SiH_4 、 SiH_3F 、 SiH_2F_2 、 SiH_3Cl 、 Si_2H_6 、 Si_3H_8 、 $\text{SiH}_3(\text{OCH}_3)$ 、 $\text{SiH}_2(\text{OCH}_3)_2$ 、 $\text{SiH}(\text{OCH}_3)_3$ 、 $\text{Si}(\text{OCH}_3)_4$ 、 $\text{Si}_3(\text{OC}_2\text{H}_5)$ 、 $\text{SiH}_2(\text{OC}_2\text{H}_5)_2$ 、 $\text{SiH}(\text{OC}_2\text{H}_5)_3$ 、 $\text{Si}(\text{OC}_2\text{H}_5)_4$ を挙げることができる。また、酸素を供給するための化合物としては、 N_2O 、 NO_2 、 H_2O を挙げることができるが、これらのものに限定されるわけではなく、従来知られているいかなる化合物でも用いることができる。また、 SiO_x 以外の酸化物被膜を形成する際にも、金属アルコキシドなど、従来知られているいかなる化合物でも用いることができる。

【0022】

表1には、酸化物被膜として SiO_x を用いて、処理室内壁をシーズニングする際の条件を示す。また、Pドーピングを行うと同一の条件のプラズマに晒した場合に、 SiO_x に含まれるPを含有する化学種に由来するP元素の付着量と、金属被膜に含まれるPを含有する化学種に由来するP元素の付着量とを、ESCA (Electron Spectroscopy for Chemical Analysis)、具体的には蛍光X線分析 (XPS) を用いて比較した結果を表2に示す。この際、金属としては各種電極に用いられる代表的な金属であるMoWを用いた。表2中、各実施例は、表1の条件においてそれぞれ得られた結果である。

【0023】

【表 1】

条件	RFパワー(mJ/s)	圧力(Pa)	PH ₃ /H ₂
条件1	500	99.992	2000
条件2	250	39.997	2000
条件3	500	39.997	1000
条件4	750	39.997	2000
条件5	500	39.997	3000
条件6	250	99.992	1000
条件7	750	99.992	1000
条件8	750	99.992	3000
条件9	250	99.992	3000
条件10	250	159.986	2000
条件11	500	159.986	1000
条件12	750	159.986	2000
条件13	500	159.986	3000

【0024】

【表 2】

サンプル番号	P/金属	P/SiO _x	比
実施例1	222.11	9.72	22.85082
実施例2	287.48	0.36	798.5556
実施例3	194.81	4.39	44.37585
実施例4	189.61	6.62	28.64199
実施例5	219.92	7.35	29.92109
実施例6	215.52	5.84	36.90411
実施例7	217.39	7.57	28.71731
実施例8	170.22	3.07	55.44625
実施例9	314.57	6.58	47.80699
実施例10	324.52	5.05	64.26139
実施例11	266.19	8.47	31.42739
実施例12	238.71	4.41	54.12925
実施例13	327.26	10.83	30.21791

【0025】

表1に示されるように、RF出力が低く、CVD用処理室内の圧力が低い条件2においては、表2の実施例2に示されるように金属に付着するPよりも、SiO_xに付着するPが著しく少なくなることが示されている。したがって、処理室内の内壁をSiO_xで被覆して、Pドーピングを行う際の条件を選択することにより、後の工程においてPを含有する化学種の影響が生じないようにしつつ、単一の処理室内で、Pドーピングと、a-Si層6と、ゲート絶縁膜7とを成膜する

ことが可能となる。

【 0 0 2 6 】

図 3 は、本発明のトップゲート型 T F T を含むアクティブマトリックスデバイスの製造装置を、例えば平行平板型の C V D 用処理室を用いて構成した場合の断面を示した概略図である。本発明のトップゲート型 T F T を含むアクティブマトリックスデバイスの製造装置は、内部を真空として C V D プロセスを行なうための処理室 9 と、この処理室 9 を減圧させるための真空系 1 0 と、C V D により成膜を行うための原料気体を供給するためのガス供給系 1 1 と、処理室 9 内にプラズマを発生させるための高周波電源 1 2 とを含んで構成されている。この処理室 9 の内部には、R F 電極 1 3 と、対向電極 1 4 とが配置されており、対向電極 1 4 がアノードとされ、R F 電極 1 3 がカソードとされている。また R F 電極 1 3 は、効率よく成膜を行うことができるようにシャワーヘッド 1 3 a の形状とされており、対向電極 1 4 上に載置されたガラス基板 1 へと成膜を行う構成とされている。

【 0 0 2 7 】

図 3 に示すように処理室 9 の内壁には、酸化物被膜 1 5 が形成されており、この酸化物被膜 1 5 は、P をドーピングする工程に先立って、ガス供給系 1 1 から適切な原料ガスを供給し、例えばプラズマ C V D といった方法により形成させることができる。この酸化物被膜 1 5 の成膜は、製造工程の初期工程として行うこともできるし、また、可能な場合には、製造工程の所定の工程の間において適宜行うこともできる。上述したようにして予め P のドーピングに先立って処理室 9 の内壁を酸化物被膜 1 5 でシーズニングすることにより、P のドーピング工程の間に処理室 9 の内壁へと P を含有する化学種が付着せず、その後に行われる a - S i および S i N_x 被膜の成膜において P を含有する化学種が悪影響を与える可能性を排除することができる。

【 0 0 2 8 】

上述した酸化物被膜 1 5 の厚さには特に制限はないが、薄すぎると処理室 9 の内壁を十分に被覆することができなくなり、P を含有する化学種の付着を防止する点から、5 0 n m 以上、例えば 1 0 0 n m 程度の厚さとするのが好ましい。

また、本発明の製造装置に用いられる処理室 9 には、酸化物被膜 1 5 の内壁への堆積をより容易に行うため、内壁を加熱するための手段が設けられていてもよい。

【 0 0 2 9 】

図 4 には、本発明の製造方法により製造されるアクティブマトリックスデバイスに含まれるトップゲート型 T F T の T F T 特性を示す。図 4 は、横軸をゲート電圧とし、縦軸をソースドレイン間に流れる電流 I_{ds} として、T F T 特性を示した図である。図 4 のプロット (a) が、本発明により処理室の内壁を SiO_x でシーズニングして得られたトップゲート型 T F T の T F T 特性である。図 4 (a) の特性を得る際の SiO_x によるシーズニングは、 SiH_4 と、 N_2O とを原料ガスとして用い、CVD により表 1 の条件 2 に示す条件で処理室の内壁に成膜を行なって得た。図 4 に示される (b) のプロットは、比較のため処理室内壁を a - Si でシーズニングすることにより得られたトップゲート型 T F T の T F T 特性である。図 4 (a) に示されるように、処理室内壁を SiO_x により被覆した実施例では、良好なオフ特性が得られているが、図 4 (b) に示された処理室内壁を a - Si によりシーズニングして得られたトップゲート型 T F T の T F T 特性は、オフ特性が充分ではなく、P が a - Si 層 6 や、ゲート絶縁膜 7 へと付着することにより悪影響を与えているのがわかる。

【 0 0 3 0 】

図 5 は、本発明により製造されるアクティブマトリックスデバイスの画素パターンを示した概略上面図である。図 5 に示したアクティブマトリックスデバイスは、a - Si を用いた T F T アレイ基板 1 6 上に、複数の画素電極 1 7 が配置されて構成されている。図 5 においては、ゲート配線 1 8 と、信号配線 1 9 とにより画素電極 1 7 を取り囲む複数のマトリックスが形成されており、その交点にドレイン電極 4 と、ソース電極 5 と、ゲート電極 8 とから、トップゲート型 T F T が形成されている。画素電極 1 7 は、ITO、ATO、 SnO_2 、IZO などの透明導電性材料により形成されている。この画素電極 1 7 は、トップゲート型 T F T のソース電極 5 に接続され、信号配線 1 9 には、ドレイン電極 4 が接続されている。図 5 に示されたアクティブマトリックスデバイスには、蓄積容量 C_s

を与えるためのCs配線20が設けられていてもよい。

【0031】

上述したTFTアレイ基板16を含む本発明により製造されるアクティブマトリックスデバイスは、上述したトップゲート型TFTの製造工程以外の製造工程については、従来知られているいかなる製造方法、製造プロセスを用いることができる。また、本発明のアクティブマトリックスデバイスは、例えば、液晶ディスプレイや、エレクトロルミネッセンスディスプレイを駆動するために用いることができるが、同様なTFTアレイ基板16を用いて構成されるいかなるアクティブマトリックスデバイスの製造についても、本発明の製造方法および製造装置は好ましく用いることができる。

【0032】

これまで本発明について図面に示した実施例をもって詳細に説明してきたが、本発明は図面に示した実施例に限定されるものではなく、本発明により製造されるトップゲート型TFTのデバイス構成、各要素に用いられる材料、成膜方法については、これまで知られているいかなるものでも、本発明において用いることができることはいうまでもないことである。

【図面の簡単な説明】

【図1】

本発明により製造されるアクティブマトリックスデバイスに含まれるトップゲート型TFTの構造を示した断面概略図。

【図2】

本発明におけるトップゲート型TFTを含むアクティブマトリックスデバイスの製造工程を示したフローチャート。

【図3】

本発明におけるトップゲート型TFTを含むアクティブマトリックスデバイスの製造装置の断面を示した概略図。

【図4】

本発明により製造されたアクティブマトリックスデバイスのトップゲート型TFTのTFT特性を示したグラフ図。

【図 5】

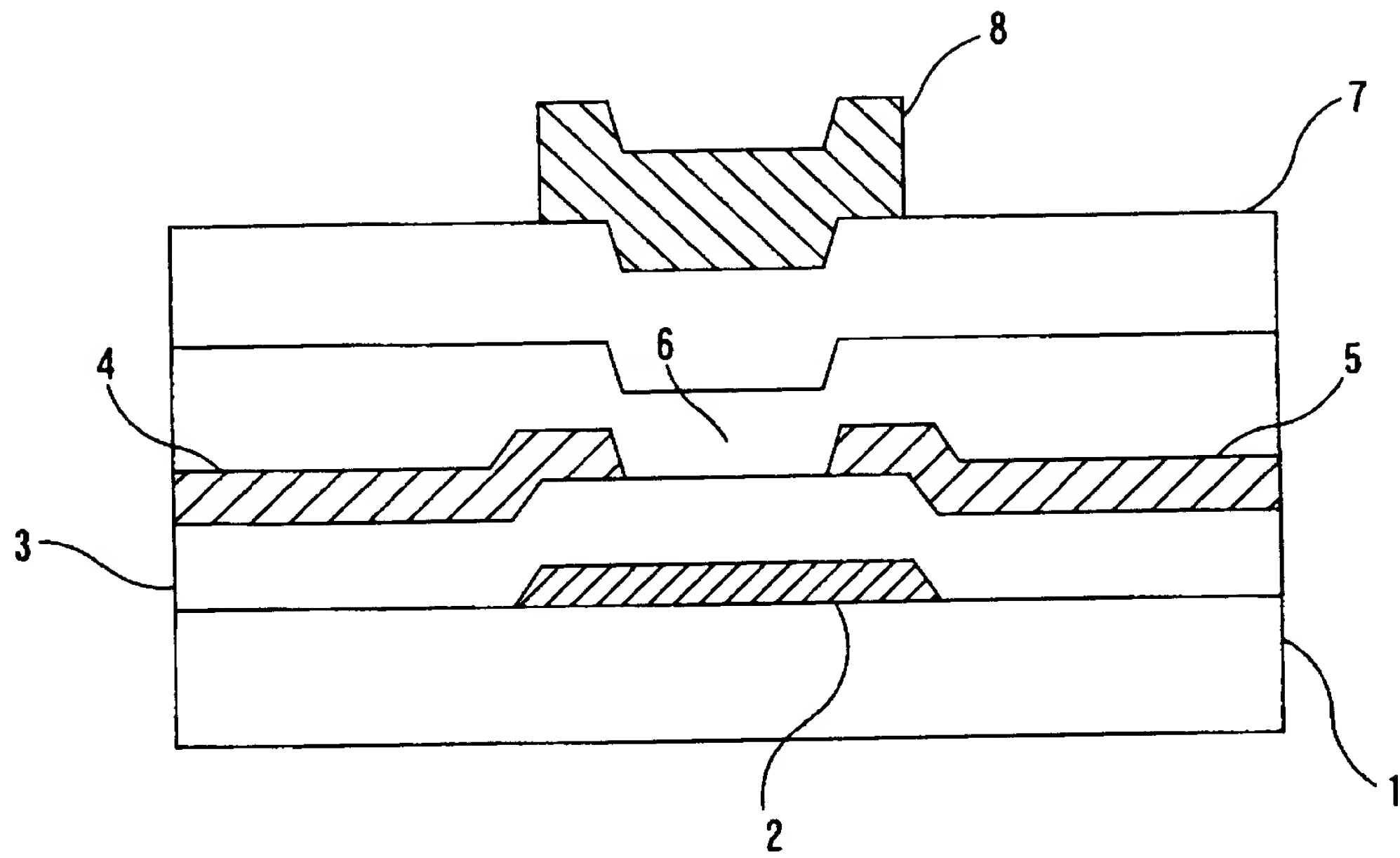
本発明により製造されるトップゲート型 T F T を含むアクティブマトリックスデバイスの上面図。

【符号の説明】

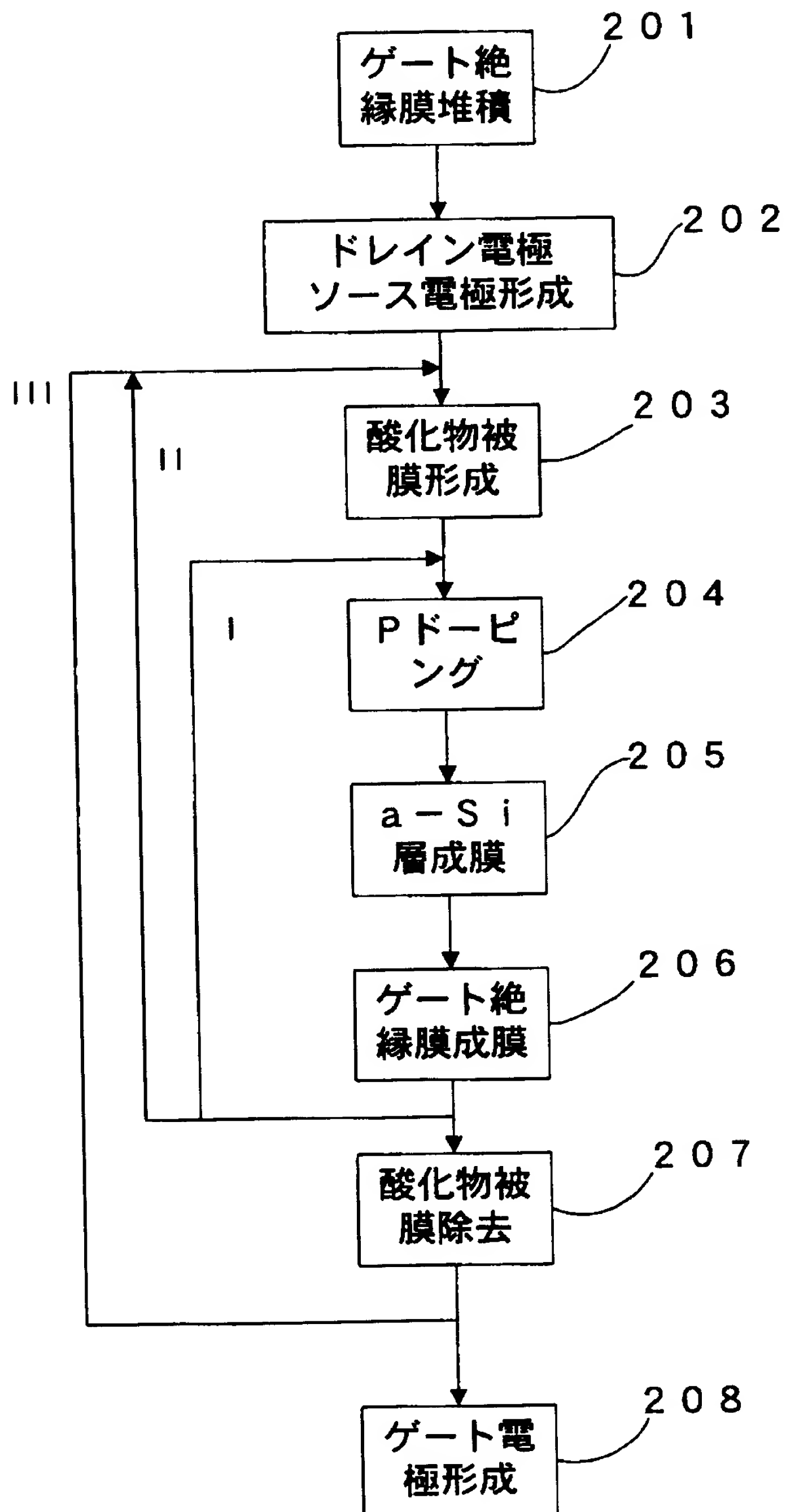
- 1 … ガラス基板
- 2 … 遮光層
- 3 … 絶縁膜
- 4 … ドレイン電極
- 5 … ソース電極
- 6 … a - S i 層
- 7 … ゲート絶縁膜
- 8 … ゲート電極
- 9 … 処理室
- 1 0 … 真空系
- 1 1 … ガス供給系
- 1 2 … 高周波電源
- 1 3 … R F 電極
- 1 3 a … シャワーヘッド
- 1 4 … 対向電極
- 1 5 … 酸化物被膜
- 1 6 … T F T アレイ基板
- 1 7 … 画素電極
- 1 8 … ゲート配線
- 1 9 … 信号配線
- 2 0 … 蓄積容量配線

【書類名】 図面

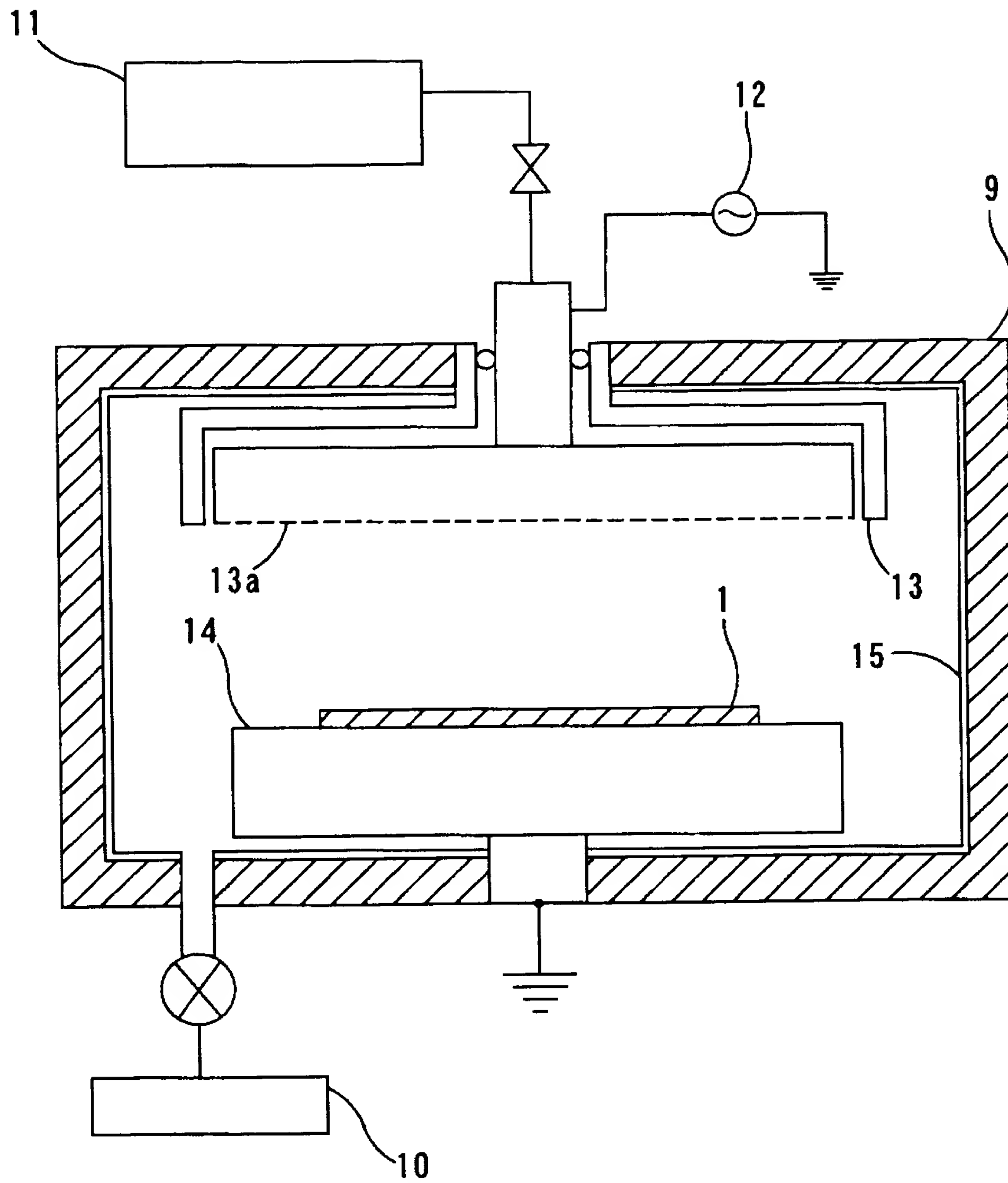
【図 1】



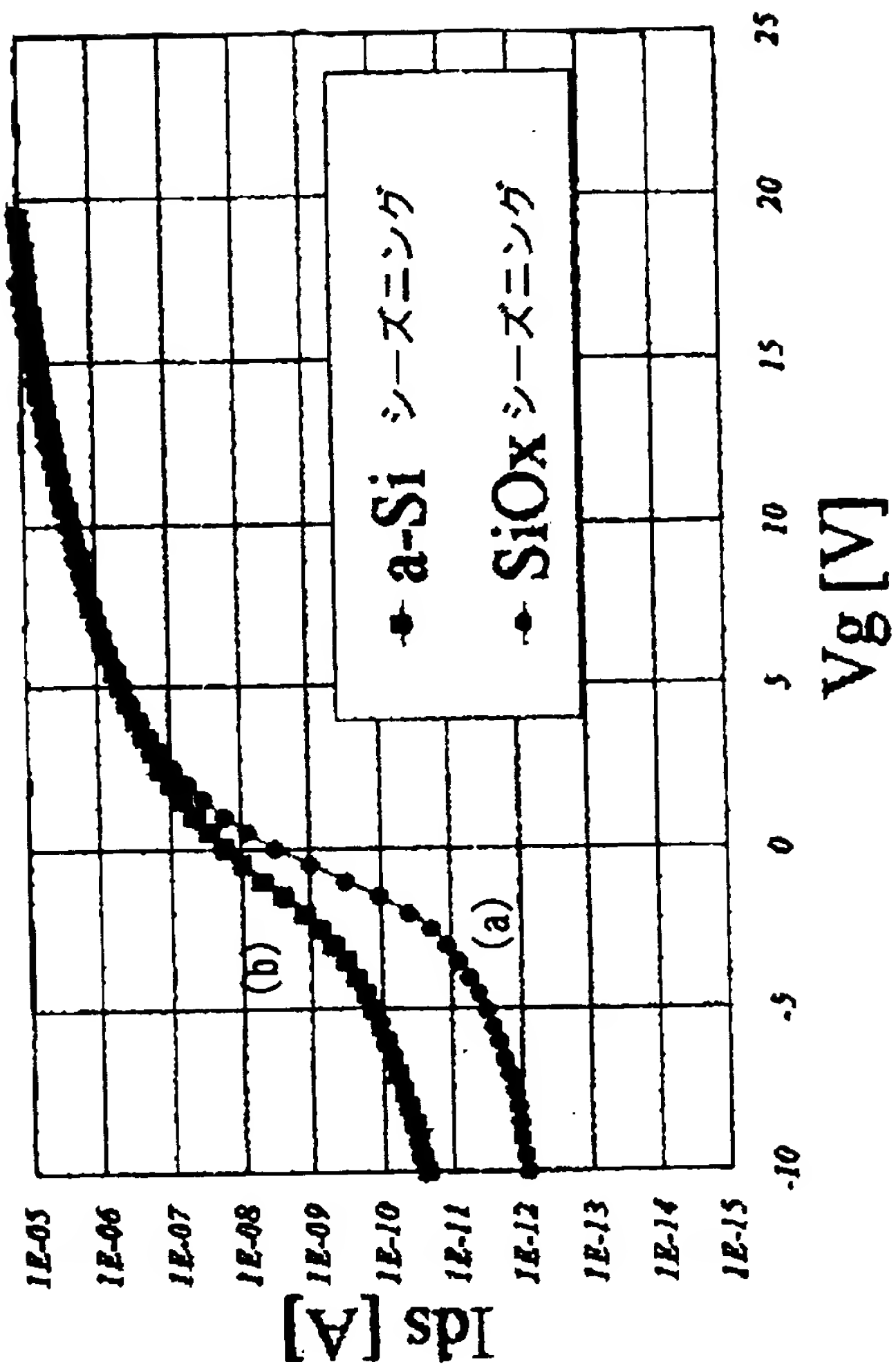
【図 2】



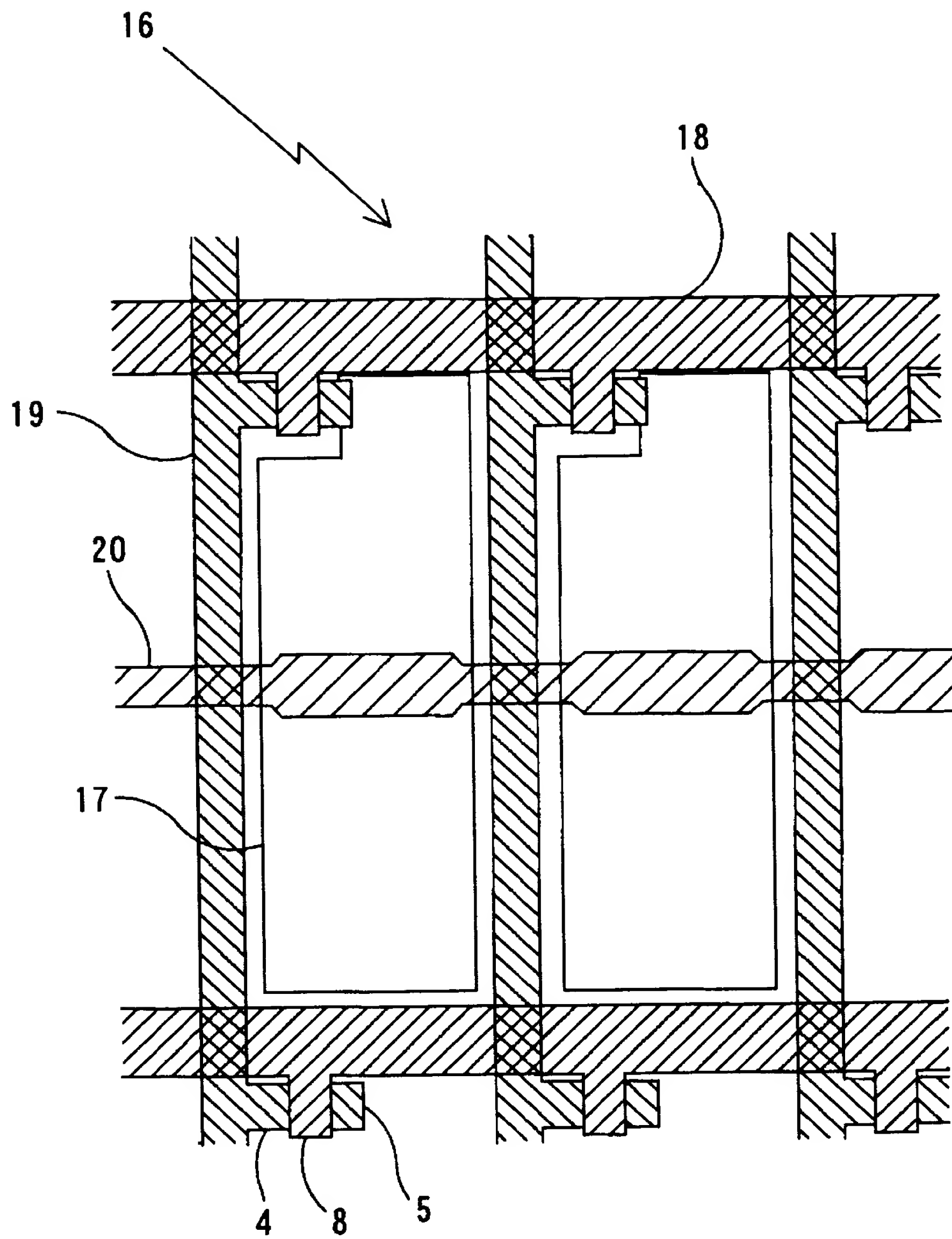
【図 3】



【図4】



【図 5】



【書類名】 要約書

【要約】

【課題】 T F T の特性に悪影響を与えず、生産性を向上することができ、トップゲート型 T F T を含むアクティブマトリックスデバイスの製造コストを低減することを可能とする製造方法および製造装置を提供する。

【解決手段】 トップゲート型 T F T を含むアクティブマトリックスデバイスの製造方法および製造装置を提供する。本発明は、トップゲート型 T F T の製造において C V D 用処理室 9 の内壁に酸化物被膜 1 5 を形成する工程と、ソース電極 5 およびドレイン電極 4 を形成した基板 1 を処理室 9 内に配置する工程と、ソース電極 5 および前記ドレイン電極 4 に P ドーピングする工程と、該処理室内で a - S i 層 6 と、ゲート絶縁膜 7 とを成膜する工程とを含む。また本発明は、処理室 9 の内面が酸化物被膜 1 5 で被覆されたトップゲート型 T F T を含むアクティブマトリックスデバイスの製造装置を提供する。

【選択図】 図 2

認定・付加情報

特許出願の番号	特願 2000-156007
受付番号	50000651387
書類名	特許願
担当官	小菅 博 2143
作成日	平成12年 7月 4日

<認定情報・付加情報>

【特許出願人】

【識別番号】	390009531
【住所又は居所】	アメリカ合衆国 10504、ニューヨーク州 アーモンク (番地なし)
【氏名又は名称】	インターナショナル・ビジネス・マシーンズ・コーポレーション

【代理人】

【識別番号】	100086243
【住所又は居所】	神奈川県大和市下鶴間 1623 番地 14 日本アイ・ビー・エム株式会社 大和事業所内
【氏名又は名称】	坂口 博

【復代理人】

【識別番号】	100110607
【住所又は居所】	神奈川県大和市中心林間 3 丁目 4 番 4 号 サクライビル 4 階 間山・林合同技術特許事務所
【氏名又は名称】	間山 進也

【選任した代理人】

【識別番号】	100091568
【住所又は居所】	神奈川県大和市下鶴間 1623 番地 14 日本アイ・ビー・エム株式会社 大和事業所内
【氏名又は名称】	市位 嘉宏

【選任した代理人】

【識別番号】	100106699
【住所又は居所】	神奈川県大和市下鶴間 1623 番 14 日本アイ・ビー・エム株式会社大和事業所内
【氏名又は名称】	渡部 弘道

【選任した復代理人】

【識別番号】	100112520
--------	-----------

次頁有

認定・付加情報（続き）

【住所又は居所】	神奈川県大和市中央林間 3 丁目 4 番 4 号 サクラ イビル 4 階 間山・林合同技術特許事務所
【氏名又は名称】	林 茂則
【選任した復代理人】	
【識別番号】	100098121
【住所又は居所】	神奈川県大和市中央林間 3 丁目 4 番 4 号 サクラ イビル 4 階 間山・林合同技術特許事務所
【氏名又は名称】	間山 世津子

次頁無

出 願 人 履 歴 情 報

識別番号 [390009531]

1. 変更年月日 2000年 5月16日

[変更理由] 名称変更

住 所 アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし)

氏 名 インターナショナル・ビジネス・マシーンズ・コーポレーション